

用于脉冲叠加器的 LLC 谐振充电电源的研究

黄超林, 姜 松, 饶俊峰, 李 孜

(上海理工大学 光电与计算机工程学院, 上海 200093)

摘要: 为了更好地满足串联磁芯结构的脉冲叠加器充电需求, 设计了一款结构紧凑、开关频率较高的全桥 LLC 变换器充电电源, 并提出附加平衡绕组的方法, 解决了每级储能电容充电电压幅值不一致的问题。在对变换器的结构设计、工作过程、参数设计进行了阐述分析后, 搭建了 10 级脉冲叠加器及谐振变换器充电电源实验平台。实验表明: 该充电电源在开关频率 100 kHz 时实现了软开关功能; 使用附加平衡绕组的方法能够有效提高每级电容充电电压的一致性; 通过调节变换器充电源的充电电压, 脉冲叠加器能稳定输出幅值 8 kV、脉冲宽度 2 μ s、频率 10 kHz 的高压脉冲, 满足脉冲叠加器的充电需求。

关键词: LLC 谐振; 高压充电; 脉冲叠加器

中图分类号: TM 531.2 文献标志码: A

LLC Resonant Charging Source for Pulse Adder

HUANG Chaolin, JIANG Song, RAO Junfeng, LI Zi

(School of Optical-Electrical and Computer Engineering, University of Shanghai for Science and Technology, Shanghai 200093, China)

Abstract: In order to better meet the charging demand of pulse adders with series core structure, a compact full bridge LLC converter charging source with high switching frequency was designed, and a method of additional balancing winding was proposed to improve the inconsistent charging voltage of each stage storage capacitor. After describing and analyzing the structure design, working process, and parameter design of the converter, an experimental platform for a 10-stage pulse adder and a resonant converter charging source was built. The experimental results show that, the soft-switching function is realized when the switching frequency is 100 kHz and the charging voltage consistency of each stage capacitor can be effectively improved by adding balanced windings. In addition, by adjusting the charging voltage of the converter charging source, the pulse adder can output 8 kV high-voltage pulses with a pulse width of 2 μ s and a frequency of 10 kHz, which can meet the charging demand of the pulse adder.

Keywords: LLC resonance; high voltage charging; pulse adder

收稿日期: 2018-04-23

基金项目: 国家自然科学基金青年基金资助项目(51707122); 上海市扬帆计划(19YF1435000)

第一作者: 黄超林(1992-), 男, 硕士研究生。研究方向: 脉冲电源充电技术。E-mail: hclzai@163.com

通信作者: 姜 松(1989-), 男, 讲师。研究方向: 脉冲功率技术。E-mail: jecifer@163.com

脉冲功率技术被广泛应用于军事、医疗、环保等领域,如雷达发射机^[1]、脉冲激光焊^[2]、污水处理^[3]、食品杀菌^[4]等。为适应不同领域对脉冲电源的要求,脉冲电源技术发展出多种结构来产生脉冲,如磁压缩脉冲^[5]、脉冲形成网络^[6]、脉冲变压器^[7]、Marx 发生器^[8-9]等。脉冲叠加器^[10]就是其中的一种用来产生脉冲的结构,相比于传统 Marx 发生器它具有以下优点:充电源与放电回路有电气隔离,充电与放电回路互不干扰,可同时进行;更易实现调制双极性脉冲波形等。这些优点与脉冲叠加器的串联磁芯充电结构密切相关。设计充电源时,通过提高变换器的开关频率减小充电结构中磁芯的体积,可使整个系统结构紧凑。

文献[11]设计的脉冲叠加器的充电源采用串联谐振充电源,主要优点是其结构较为简单,具有恒流、恒谐振频率,且变换器选择工作于谐振电流断续模式时,可实现开关管的零电流关断。但当变换器工作于谐振电流连续模式时,在相同的特征阻抗情况下,平均充电电流小,相对的充电时间较长。针对以上充电问题,从串联谐振变换器发展起来的 LLC 变换器既有抗负载短路也有一定抗负载开路的性能,且相较于串联谐振充电方式,LLC 变换器工作于谐振电流连续模式,通过调频控制^[12]可实现恒流充电,实现开关管的零电压开通。本文首先讨论了脉冲叠加器充电结构特点的影响及解决方法,通过对简化后的脉冲叠加器 LLC 谐振充电源用基波近似法进行建模,合理设计变换器参数,实现变换器工作频率 100 kHz 时且有软开关性能,根据放电负载选取合适大小的储能电容。通过实验验证,用于脉冲叠加器的 LLC 充电电源能可靠稳定地工作,输出脉冲电压幅值 8 kV,重复频率 10 kHz。

1 脉冲叠加器充电结构

传统 Marx 发生器有两种工作模式。充电模式:开关管关断,充电源给储能电容充电,负载电阻上电压为零;放电模式:开关管闭合,储能电容串联对负载放电,在电阻负载上得到脉冲电压。但脉冲叠加器由于变压器的隔离作用,在放电时充电源也可以一直工作。充电源与放电源相对独立,当输出短脉冲时由于放电短,在放电模式时充电对储能电容上电压幅值影响可以忽

略。输出长脉冲,相较 Marx 发生器脉冲的顶降幅值更小。

脉冲叠加器结构给储能电容充电的特点是每一级都有一个磁环变压器,串联多级磁芯同时充电。这种充电方式由于每级磁环变压器的漏感、储能电容的差异等因素^[13]的影响,导致充电后每级储能电容的电压差异。

串联磁芯充电结构:由一条母线串联穿过磁环,每个变压器一次侧是一匝线圈。变压器励磁电感由下列公式决定

$$L = \mu_i S N^2 / l \tag{1}$$

式中: μ_i 为磁芯的初始磁导率; S 为磁芯的截面积; N 为绕线线圈的匝数; l 为磁芯的平均磁路长度。

由于每个磁环是独立的,磁芯相对磁导率存在差异,由式(1)可知,变压器原边感抗的不同,也会导致串联的变压器原边分压不同,使储能电容的电压有差异。为避免电容上电压差异过大,采取以下简便方法挑选磁环:测量每一个磁环绕相同圈数后的电感量,选取电感量相差不大的磁环用于实验。为使充电电压更加一致,可采取如图 1 所示的磁平衡结构,解决由每个变压器漏感与每级储能电容的差异导致的变压器二次侧充电电压幅值的不同。图中: AC 为谐振充电源; L_1 为每级变压器的原边电感; L_2 为增加在每级变压器上的平衡绕组,需与另一变压器上的平衡绕组并联才能发挥作用; L_3 为副边电感; $U_1 \sim U_{10}$ 为每级充电电容上的电压; $I_1 \sim I_{10}$ 为变压器的副边充电电流; $I_{11} \sim I_{12}$ 为平衡绕组中的电流; $M_1 \sim M_4$ 为变压器对应两绕组间的互感。

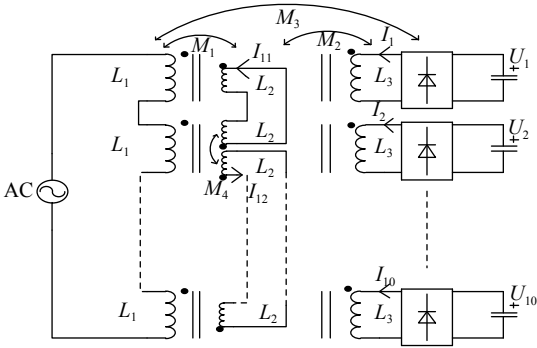


图 1 简化磁平衡原理图
Fig.1 Schematic diagram of magnetic balance theory

磁平衡结构原理的验证以三级叠加器充电为例。其电容电压可用下式表示

$$\begin{cases} U_1 = L_1 \frac{dI_1}{dt} + M_2 \frac{dI_{11}}{dt} + M_3 \frac{dI_0}{dt} \\ U_2 = L_1 \frac{dI_2}{dt} + M_3 \frac{dI_0}{dt} - M_2 \frac{dI_{11}}{dt} - M_2 \frac{dI_{12}}{dt} \\ U_3 = L_1 \frac{dI_3}{dt} + M_2 \frac{dI_{12}}{dt} + M_3 \frac{dI_0}{dt} \end{cases} \quad (2)$$

式中: $U_1 \sim U_3$ 为每级充电电容上的电压; I_0 为原边充电电流。

以一组平衡线圈为例, 其反并联线圈两端的电压相等, 同时为简化算式, 假设变压器的耦合系数为 1, 上述关系可表示为以下等式

$$\left(\frac{dI_1}{dt} - \frac{dI_2}{dt} \right) \sqrt{L_1 L_2} + L_2 \left(2 \frac{dI_{11}}{dt} + \frac{dI_{12}}{dt} \right) = 0 \quad (3)$$

因此, 电容上电压差异可以表述为下式

$$U_1 - U_2 = L_1 \left(\frac{dI_1}{dt} - \frac{dI_2}{dt} \right) + \sqrt{L_1 L_2} \left(2 \frac{dI_{11}}{dt} + \frac{dI_{12}}{dt} \right) = 0 \quad (4)$$

另一组平衡线圈类似, 可见通过一组反并联的平衡绕组消除了电容上的电压差异。

2 LLC 谐振充电电路

整体的系统结构如图 2 所示, 直流源 DC 由 220 V 输入交流调压器后整流滤波得到; $S_1 \sim S_4$ 为开关管; $RB_1 \sim RB_{10}$ 为全桥整流器; $C_1 \sim C_{10}$ 为脉冲叠加器上的储能电容; R_1, R_2 为采样电阻; R_3 为脉冲叠加器的负载电阻; L_r 为谐振电感, C_r 为谐振电容, L_m 为励磁电感。直流源输入 LLC 谐振变换器, 通过高变比磁环变压器后整流滤波输出到脉冲叠加器。

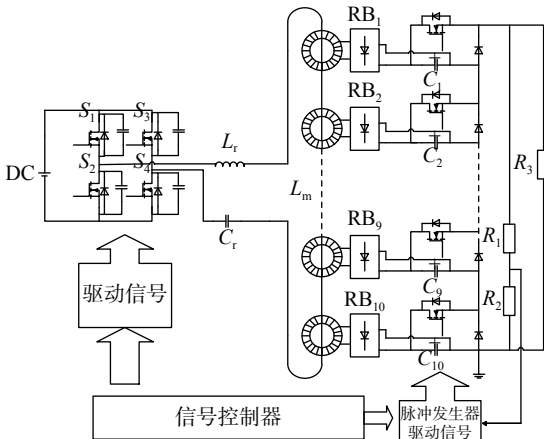


图 2 全桥 LLC 谐振充电脉冲叠加器系统结构图

Fig.2 Structure of the full bridge LLC resonant charging pulse adder system

前级采用工作频率在谐振频率附近的 LLC 谐振电路, 谐振电流连续, 实现变换器开关管(MOS 管)的零电压开通。虽然会有关断损耗, 但可以通过在开关管两端并联缓冲电容实现软关断, 提高充电效率。现场可编辑门电路(FPGA)输出时序信号, 控制变换器与脉冲叠加器的放电开关管(IGBT)的控制信号。集成芯片 IR2110 驱动变换器 MOS 管, 同步隔离驱动电路用于驱动脉冲叠加器中的 IGBT, 输出采样电阻反馈信号到控制电路实现电路的过压保护。

2.1 LLC 充电电路建模

为便于建模分析, 假设每级磁环都是理想变压器, 那么每级电容上充电过程、充电电压幅值都相同。充电时变压器二次侧储能电容是串联的形式, 等效成一个储能电容, 将串联多级磁环变压器看作一个变压器进行建模分析。LLC 谐振充电电路的负载是储能电容, 电容在充电的过程中可以等效为一个可变电阻。分析变换器特性时, 在一个开关周期内, 电容上电压变化非常小, 可以近似地认为其保持不变。由此, 在每一个开关周期内, 将可变电阻看作固定电阻。电路图中可将单个的储能电容等效为滤波电容与电阻并联的情形, 将每一个开关周期都看成相对的稳态, 滤波电容在图中仅表示将整流桥输出的电压幅值维持稳定, 其等效电路图如图 3 所示。图中: n 为变压器变比; R_0 为储能电容的等效负载; U_{in} 为输入电压; U_{N1} 为输入电压的基波分量; i_r 为谐振电流基波分量; i_{Lm} 为励磁电流; i_p 为变压器原边电流; U_p 为原边电压; U_o 为负载电压; R_e 为原边等效交流阻抗; R_o 为负载阻抗; Z_{in} 为输入阻抗。

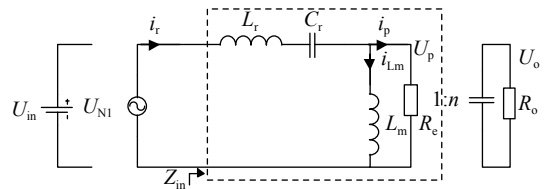


图 3 全桥 LLC 串联谐振基波等效电路图

Fig.3 Equivalent circuit for the LLC full bridge series resonant fundamental

假设整个变换器的开关为无损耗器件, 无源元件为线性元件。假定电感电流是正弦信号, 只含基波分量, 则谐振电流的基波分量为

$$i_r(t) = I_r \sin(\omega_s t - \varphi) \quad (5)$$

逆变侧电压基波分量为

$$u_N(t) = \frac{4}{\pi} U_{in} \sin w_s t \quad (6)$$

等效交流负载为

$$R_e = \frac{8}{n^2 \pi^2} R_o \quad (7)$$

式中： I_r 为谐振电流最大值； $i_r(t)$ 是谐振电流基波分量； $u_N(t)$ 是逆变侧电压基波分量； w_s 为开关管开关的角频率； φ 为初始相位角。

式(5)~(7)结合 LLC 谐振充电电路的基波等效图 3 得出电压增益 M_0 与电流增益 I_g 及关于特征阻抗的归一化阻抗 Z_n ，将谐振变量对其影响归结为 k 和 Q 对增益曲线的影响。

$$M_0 = \frac{U_o}{U_{in}} = nM(k, f_n, Q) = \frac{n}{\sqrt{\left(1+k-\frac{k}{f_n^2}\right)^2 + Q^2\left(f_n - \frac{1}{f_n}\right)^2}} \quad (8)$$

$$I_g = \frac{I_p}{I_{in}} = \frac{Q}{\sqrt{\left(1+k-\frac{k}{f_n^2}\right)^2 + Q^2\left(f_n - \frac{1}{f_n}\right)^2}} \quad (9)$$

$$Z_n = \frac{Z_{in}}{Z_o} = \frac{Qf_n^2}{k^2 + Q^2f_n^2} + j\left(f_n - \frac{1}{f_n} + \frac{1}{Q^2f_n}\right) \quad (10)$$

式中： $k=L_r/L_m$ 为电感系数比； f_r 为谐振频率； $f_n=f_s/f_r$ 为归一化频率， f_s 为开关频率； Z_o 为特征阻抗； $Q=Z_o/R_o$ 为品质因素； I_{in} 为输入电流； I_p 为变压器原边电流； M_0 为电压增益； I_g 为电流增益； Z_n 为归一化阻抗。

结合变换器的归一化输入阻抗表达式，当 Z_n 的虚部为零时，即可得出变换器工作于容性感性状态临界品质因素

$$Q_g = \sqrt{\frac{k}{1-f_n^2} - \frac{k^2}{f_n^2}} \quad (11)$$

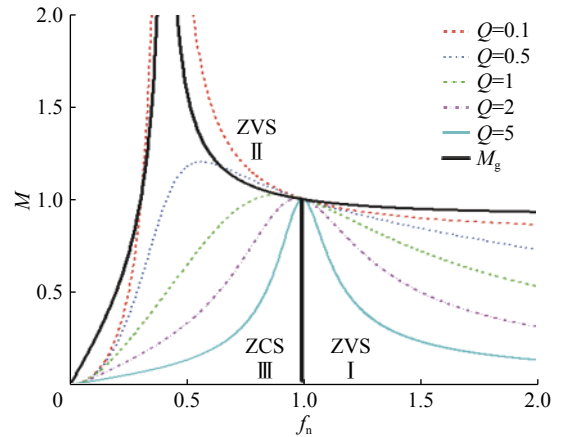
联立式(8)和式(11)可得到阻抗呈感性情况下，谐振变换器输出电压增益表达式为

$$M_g = \sqrt{\frac{f_n^2}{(1+k)f_n^2 - k}} \quad (12)$$

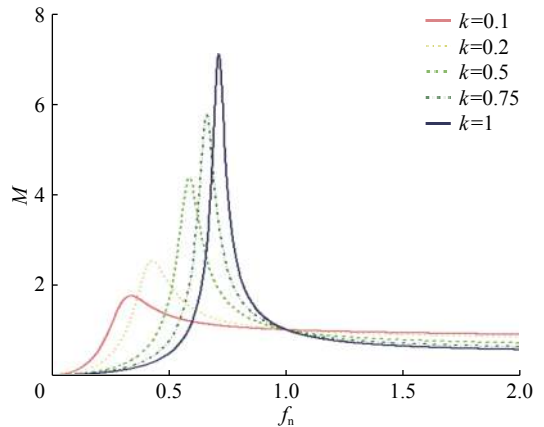
式中： Q_g 为临界品质因数； M_g 为临界输出电压增益。

图 4 纵坐标表示电压增益 M ，横坐标表示归一化频率 f_n 。其中，图 4(a)中的 k 为 0.2 时显示黑色粗实线 M_g 为容性与感性的分界线。 M_g 上方区间 I 为工作频率大于谐振频率的感性区，可实现开关管的零电压开通(ZVS)，但整流二极管零电

流关断(ZCS)丢失；工作频率小于谐振频率为区间 II 感性区，能同时实现开关管的 ZVS 与整流管的 ZCS；区间 III 为容性区，可实现开关管的 ZCS，但在开关管两端易形成很大的电压尖峰，易造成器件的过压击穿。图 4(b)显示当 Q 为 0.2，小于谐振频率时， k 值越大增益曲线增益越高，且越靠近谐振频率点，高于谐振频率点后直流电压增益不超过 1 且缓慢降低。当频率趋近无限大时最小的电压增益为 $1/(1+k)$ ，这表明输入电压一定的情况下，空载输出电压的极限情况。变换器工作在低于谐振频率点时，只有在 Q 值满足一定条件的情况下，变换器工作状态处于区间 II。在给电容的充电过程中 Q 变化很大，无法满足区间 II 的工作条件。相反，在大于谐振频率点区间，变换器都工作于区间 I。综上考虑选择感性区域的区间 I。



(a) 不同的 Q 值对变换器直流增益曲线变化



(b) 不同的 k 值对变换器直流增益曲线变化

图 4 不同的 Q 与 k 值对变换器直流增益曲线变化

Fig.4 DC gain curves with different Q or k values of the converter

充电电流影响着电容的充电时间及器件的选择。图 5 纵坐标为电流增益 I_g ，横坐标为归一化频

率 f_n 。 $k=0.2$ 时由式(9)得到电流增益 I_g 与归一化频率 f_n 在不同 Q 值下的关系。由图 5 知, 当谐振参数确定后, 负载的改变引起 Q 从大到小的变化。 Q 越大, 电流最大增益值越大, 且最大增益处开关频率越接近于谐振频率点处。当 f_s 大于 f_r 时, f_s 越大, 充电电流越低, 因此提出了通过调节频率实现调节充电电流的方法: 以较高的开关频率充电, 限制电容的充电电流, 随后逐渐减小 f_s , 实现以较为稳定的电流给电容充电。根据电流增益的变化选取合适的开关管工作频率区间, 最小开关频率为谐振频率。 $Q=500$, $f_n>1.2$ 时, 电流增益 I_g 变大的幅度明显减小, 且几乎不变, 故不需要选择过大的开关频率以限制充电电流。

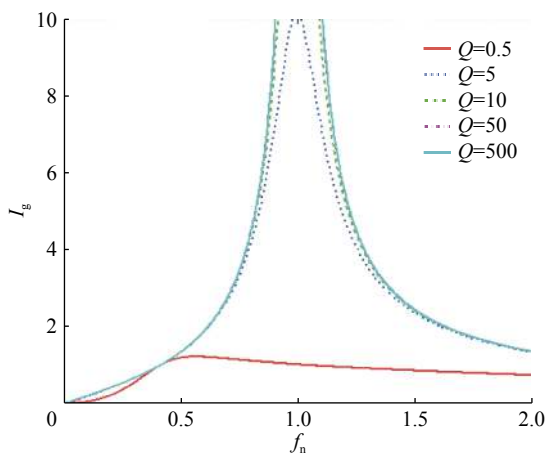


图 5 不同 Q 值下的电流增益

Fig.5 Current gain with different Q values

2.2 LLC 充电电路实现 ZVS

为保证在整个充电过程中谐振电路呈感性, 以实现开关管的 ZVS, 应使变换器开关管频率处于区间 I。但变换器工作在感性区仅是充电开关管 ZVS 的必要条件, 而非充要条件。实现开关管 ZVS 的另一个条件是励磁电流在开关死区时间内完成对上下 4 个开关管并联电容分别进行充放电, 之后开关管的体二极管起到续流的作用, 使 MOS 管两端电压为零。如果励磁电流太小, 在死区时间内, 不能完成对电容的完全充放电, 这会导致 ZVS 不彻底, 故对励磁电感的大小也有限制。由文献[14]可知, 励磁电感应满足如下公式

$$L_m \leq \frac{U_o T_s t_{\text{dead}}}{8 C_{\text{ds}} n U_{\text{in}}} \quad (13)$$

式中: t_{dead} 是信号死区时间; T_s 是开关周期; C_{ds} 是 MOS 管的并联电容。

由式(13)可知, 适当加大死区时间可以提高允许的励磁电感值的上限。但死区时间过长, L_r 过小, 在 MOS 管开通前体二极管就断流了, 无法继续实现钳位 MOS 管的功能, 而使 ZVS 不完全^[15], 此时可通过加大 L_r 的值来解决。

3 参数设计与实验结果分析

由于脉冲叠加器每级开关管在断开状态与开关管闭合时其二极管两端都将承受其储能电容上的电压, 而选取的放电开关管 IRG4PF50WDPBF 的额定电压为 900 V。考虑一定的安全裕量, 令每级储能电容的最大充电电压在 800 V 左右, 所以选取 10 级放电单元合适。为使系统可靠高效地运行, 应根据实验中脉冲叠加器负载每次脉冲放电消耗的能量, 选择储能电容的大小。储能电容选取过大会使充电时间变长, 但太小会满足不了放电功率的要求。设计脉冲叠加器在对负载电阻 10 k Ω 放电, 脉冲电压的顶降不超过初始值的 5%。设等效储能电容上的电压为 8 000 V, 5% 的顶降即脉冲结束后电容上的电压为 7 600 V, 放电脉宽取 2 μ s, 对等效储能电容, 其储存能量为

$$W_1 = \frac{C_{\text{eq}}(U_{\text{d1}}^2 - U_{\text{d2}}^2)}{2} \quad (14)$$

负载消耗的能量为

$$W_2 = U_{\text{d}}^2 t_{\text{d}} / R_3 \quad (15)$$

式中: W_1 为储存能量; W_2 为负载消耗能量; C_{eq} 是放电时等效串联储能电容; U_{d1} 是负载放电前电容上的电压; U_{d2} 是负载放电后电容上的电压; t_{d} 是放电脉冲时间; U_{d} 是脉冲叠加器放电时负载上的电压。根据能量平衡, 10 级脉冲叠加器每级储能电容不得小于 63.3 nF。为实现较高重复频率的放电, 选取 100 nF 储能电容。

设计流程如下: 考虑变换器及磁环变压器会产生的损耗, 变换器输入电压为 90 V, 输出脉冲幅值为 8 kV, 磁环变压器为高频环型铁氧体磁芯绕制, 变比为 1:100, 即变换器的电压增益为 0.9; 确定谐振频率为 80 kHz, 以开关频率 100 kHz 充电, 此时在 $Q=500$ 时对应的电流增益为 2.22, 变换器开关管选用意法半导体公司生产的 STW15NA50, 500 V/14 A MOS 管, 在满足小于 MOS 管的最大电流情况下, 选择合适的特征阻抗值, 然后确定谐振电感与谐振电容的值。

综上选择谐振电感为 80 μH ，谐振电容为 40 nF（由两个高频无感金属化薄膜电容 80 nF 串联）。控制系统核心为 ALTERA 公司的 Cyclone II，产生频率为 100 kHz、死区时间为 400 ns 的充电 MOS 管信号。在较高开关频率下，考虑输出全桥整流桥中二极管在满足耐压与通流条件时还应满足其中的反向恢复时间小于 150 ns。因此选择的超快速整流桥型号为 UMB10F，整流桥耐压为 1 000 V，反向恢复时间为 75 ns，以满足设计要求。选取变压器磁芯材质铁氧体，其饱和磁通密度达 0.5 T，保证变压器不饱和情况下，根据式(16)选取合适的磁芯尺寸外径、内径、高度分别为 40，20，15 mm。

$$S > \frac{U t_1}{N \Delta B} \tag{16}$$

式中： U 为绕组两端的电压； t_1 为开关管开通时间； S 为磁芯的横截面积； ΔB 为饱和磁通密度； N 为变压器绕组的匝数。

同时，变压器二次侧绕组采用单层绕法，以减小在高频下分布电容的影响。

测量 10 级放电单元，串联变压器的原边电感为 120 μH ，并联在 MOS 管两端电容为 300 pF，代入式(13)得 L_m 为 1.5 mH，故充电全过程能实现变换器 MOS 管的 ZVS 软开关性能。脉冲叠加器在电阻负载下放电波形为幅值 8 kV、频率 10 kHz 的脉冲。

图 6 为实验平台，图下方为脉冲叠加器，图上右侧为信号控制源与变换器的驱动电路，图上左侧为全桥 LLC 谐振变换器。变换器的控制信号光耦隔离输入驱动电路，IR2110 用作变换器的 4 个开关管驱动芯片。叠加器的每级放电管信号通过串联磁环的方式进行同步隔离驱动。

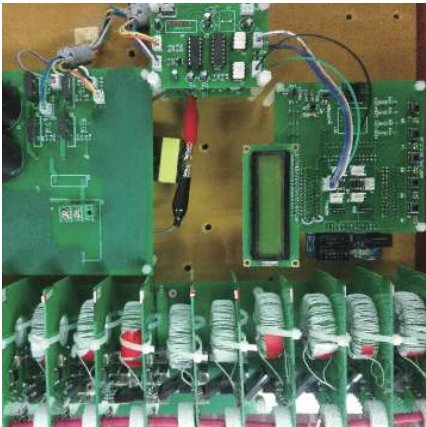


图 6 测试环境

Fig.6 Testing environment

图 7 为开关管实现 ZVS 软开关功能的波形图，其中， S_1 为下桥臂的 MOS 管两端电压，即输入电压为 90 V， S_2 为 MOS 开关管的控制信号，且信号电压为 12 V。在开关管信号来临之前，开关管两端的电压被反并联的体二极管钳位，从而实现 ZVS，此时开关管的开关频率为 100 kHz。

图 8(a)与(b)分别为未加与加了平衡绕组后的三级叠加器放电时电容上电压幅值与负载上电压波形。图中： V_1 为负载上的脉冲放电波形，其幅

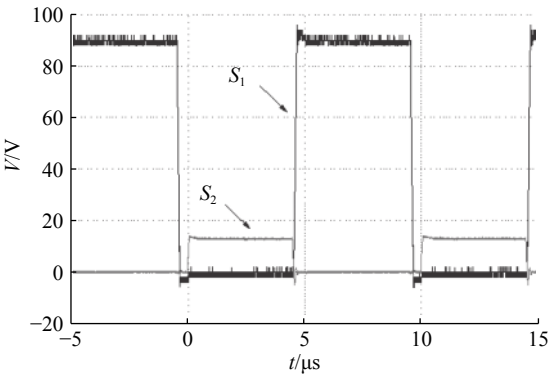
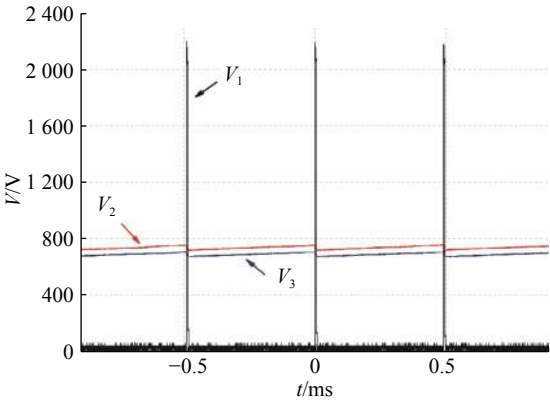
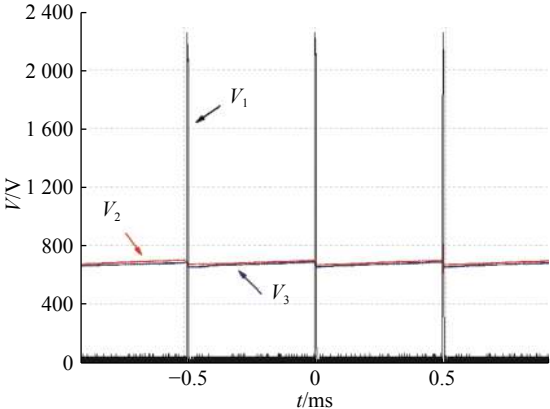


图 7 ZVS 特性

Fig. 7 ZVS character



(a) 无平衡绕组



(b) 有平衡绕组

图 8 有无平衡绕组的电压波形

Fig. 8 Voltage waveform with & without balance windings

值约为 2.1 kV; V_2 , V_3 为其中两级电容上的电压幅值。比较两图中电容电压的差异可得到, 加了平衡线圈的电容电压幅值差异更小, 在放电前后幅值都有一定的下降且保持一致。实验结果很好地验证了平衡线圈的作用。

图 9 为储能电容上的充电电压 (V_C) 波形图。 C_{d1} 与 C_{d2} 分别为串联一级、二级变压器时储能电容上的电压波形, 充电前期电压上升的速率均匀, 可以看出充电电流近似恒定。充电后期, 由于高频变压器与输出整流桥中存在的杂散电容、电感, 导致了充电电流下降及电压上升速率的减小。同时值得注意的是, 串联叠加器放电单元越多, 等效储能电容越小, 充电的时间也会变短。图 10 为电阻负载 10 k Ω 、幅值 8 kV、放电频率 10 kHz 的放电脉冲波形图, 图中, V_0 为负载电压。

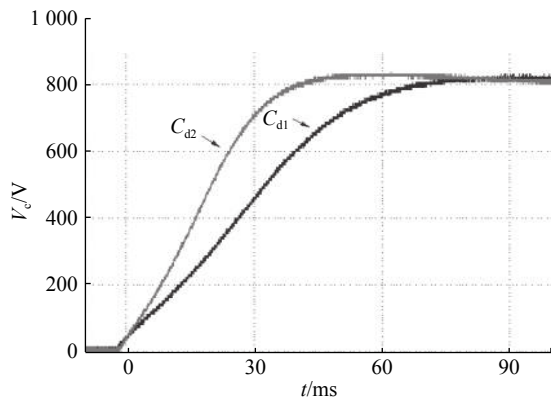


图 9 储能电容充电电压

Fig.9 Storage capacitor charging voltage

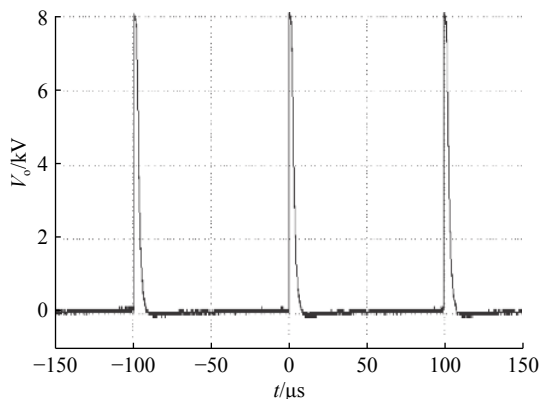


图 10 负载上的脉冲波形

Fig.10 Pulse waveform on load

4 结 论

本文设计的全桥 LLC 谐振变换器充电电源, 满足了串联磁芯结构的脉冲叠加器充电需求。本文

分析了变换器的工作过程, 计算了合适的变换器谐振参数, 提出了脉冲叠加器每级电容均压充电的方法, 最后搭建了硬件实验平台进行验证。结果表明: 变换器的开关管在较高的开关频率下能实现零电压导通; 附加平衡绕组的方法使每级电容充电幅值一致; 脉冲叠加器能稳定输出高压脉冲。

参考文献:

- [1] 范青, 甘成才. MARX 发生器在脉冲雷达发射机中的应用[J]. 现代雷达, 2017, 39(5): 70-74.
- [2] 张岩, 谷晓燕, 朱丽娟, 等. SUS301L 薄板不锈钢脉冲激光焊接头的组织特点与硬度分布[J]. 材料热处理学报, 2016, 37(S1): 55-60.
- [3] 林其雄. 脉冲电弧液放电污水处理技术及其应用研究[D]. 武汉: 华中科技大学, 2015: 21-24.
- [4] 张瑞雪, 张文桂, 管峰, 等. 脉冲强光在食品工业中的研究和应用进展[J]. 食品科学, 2017, 38(23): 305-312.
- [5] 米彦, 万佳伦, 卞昌浩, 等. 基于磁脉冲压缩的 DBD 高频双极性纳秒脉冲发生器的设计及其放电特性[J]. 电工技术学报, 2017, 32(24): 244-256.
- [6] 朱枫, 熊长征. 宽平顶脉冲形成网络放电特性研究[J]. 物联网技术, 2017, 7(5): 46-49.
- [7] 李海涛, 张存山, 李震梅, 等. 多级超导脉冲变压器的协调放电模式分析[J]. 电机与控制学报, 2017, 21(5): 66-72.
- [8] 李孜, 李攀, 饶俊峰. 三极管开关型 Marx 脉冲成形电路的改进[J]. 上海理工大学学报, 2016, 38(5): 497-503.
- [9] 饶俊峰, 皮特尔, 李孜, 等. 带截尾开关的高频纳秒脉冲功率源设计[J]. 高电压技术, 2017, 43(6): 1800-1807.
- [10] 史昊正, 邱剑, 刘克富. 基于固态 Marx 叠加器的脉冲电流源设计[J]. 强激光与粒子束, 2016, 28(2): 025009.
- [11] GAO L, WANG D D, QIU J, et al. All-solid-state pulse adder with bipolar high voltage fast narrow pulses output[J]. IEEE Transactions on Dielectrics and Electrical Insulation, 2011, 18(3): 775-782.
- [12] 王晓昱, 刘庆想, 张政权, 等. 全桥 LLC 串联谐振的电容器充电电源的研究[J]. 计算机仿真, 2015, 32(5): 136-140, 181.
- [13] ZHOU Q Y, TONG L Q, LIU K F. Research of magnetic self-balance used in a repetitive high voltage rectangular waveform pulse adder[J]. Plasma Science and Technology, 2018, 20(1): 014007.
- [14] 苟瑞. 基于 LLC 谐振全桥的充电机设计[D]. 成都: 电子科技大学, 2017: 15-16.
- [15] 戈现勉. 一种 LLC 谐振变换器设计的新思路[J]. 工业控制计算机, 2015, 28(5): 163-165, 167.