

基于开关串联和延时驱动的高压方波脉冲源研究

饶俊峰, 唐正宇

(上海理工大学 机械学院, 上海 200093)

摘要: 在全固态 Marx 发生器的基础上进行电路拓扑的改进: 充电方式采用高压直流充电; 多级电容储能合并为一级高压电容储能, 减少电路的寄生参数; 通过一级半导体串联开关对高压电容输出的直流电压进行斩波形成高压脉冲; 增加一组截尾开关, 快速释放负载的残存电荷, 在脉冲末尾形成快速的下降沿。详细分析了串联半导体开关驱动电路的特点后, 设计了串芯磁环隔离驱动电路和共原边延时驱动电路来满足驱动要求。最后在 20 k Ω 阻性负载上实现 10 kV 的高压方波脉冲输出。

关键词: IGBT 串联技术; 高压方波脉冲; 截尾开关; 延时驱动电路; RCD 缓冲电路

中图分类号: F 830

文献标志码: A

Study on High-Voltage Square Wave Pulse Generator Based on Series Switches and Time-Delay Driver

RAO Junfeng, TANG Zhengyu

(School of Mechanical Engineering, University of Shanghai for Science and Technology, Shanghai 200093, China)

Abstract: The circuit topology was improved based on the all-solid-state Marx generator. High-voltage DC power supply was adopted in charging. Multi-stage capacitors were integrated into one high-voltage capacitor for energy storage to reduce the number of parasitic parameters of the circuit. The DC voltage output from the capacitor was chopped to form a high-voltage pulse, and a set of truncated switches was added to quickly release the residual charge of the load and form a fast falling edge at the end of the pulse. After analyzing the characteristics of the series semiconductor switch driving circuit in detail, a series-core magnetic ring isolation driving circuit and a delay driving circuit were designed to achieve the driving requirements. Finally, a high-voltage square wave pulse output of 10 kV was achieved on a 20 k Ω resistive load.

Keywords: IGBT series; high-voltage square wave pulse; truncated switches; delay driving circuit; RCD snubber circuit

近年来, 随着脉冲功率技术的发展, 脉冲发生器的应用也越来越广泛。高压脉冲在作用于

DBD(dielectric barrier discharge)负载时, 在一次放电结束外加电压的下降沿足够快的时候, 仅靠阻

收稿日期: 2018-05-09

基金项目: 国家自然科学基金资助项目(51707122)

第一作者: 饶俊峰(1985-), 男, 博士研究生。研究方向: 脉冲功率技术。E-mail: raojunfeng1985@163.com

挡介质上残留的电荷产生的电压,可使气隙再次击穿形成二次击穿放电,提高放电效率^[1]。所以有着快速下降沿的高压方波脉冲更适合介质阻挡放电负载。在脉冲功率技术中常见的产生高压方波脉冲的方法是全固态 Marx 发生器,它用半导体固态开关如 IGBT(insulated gate bipolar transistor)代替传统 Marx 的气隙火花开关,大大改善了高压脉冲参数的调制性和寿命。全固态 Marx 方波脉冲源同样采用并联充电串联放电的原理^[2],各级电容通过放电管导通串联起来对负载放电形成高压脉冲^[3-4]。这种方案的输出电压等级根据电路的级数和各级储能电容的耐压来决定。为实现高压输出,通常采用多级电路。但随着级数增多,整个电路回路变长,寄生电感增大,导致输出脉冲前沿变缓,且对驱动电路的同步性和可靠性要求更高。为避免级数过多,通常会采用提高单级开关管耐压的方法,但是半导体随着耐压的提高动态性能会变差,成本也会相应增加。半导体串联技术在提高开关管耐压的同时,可以保证其动态性能的稳定,这对形成快速高压脉冲前后沿是非常重要的。

1 主电路结构

半导体开关串联可以解决开关管耐压的问题,同时可以最大程度上简化电路,通过高压直流电源向一级高压电容充电,再通过对一组串联 IGBT 开关导通关断的控制,就可以得到负载所需的高压脉冲。图 1 为采用 IGBT 串联技术的方波电路, T_1 为放电开关组, T_2 为截尾开关组, R_L 为限流电阻, C_1 为储能电容。主开关管 IGBT 的型号为 IXYH50N120C3D1,单管耐压 1 200 V,常温下通流为 90 A。它的工作原理是:高压直流电源 HVDC 通过一个充电电阻给高压电容充电到设定电压幅值。控制串联 IGBT 模块 T_1 的导通和关断对电容电压进行斩波,对负载放电,形成高压脉冲。在 T_1 完全关断的时候,让截尾开关管 T_2 导通快速释放掉负载上的残存电荷,陡化脉冲后沿,从而输出高压方波脉冲。

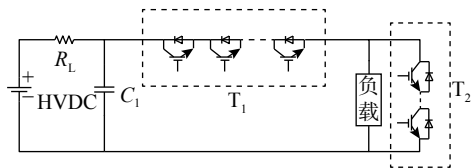


图 1 采用开关管串联技术的高压方波脉冲源原理图

Fig.1 Circuit of high-voltage square wave pulse generator using series switches

开关管串联的主要难点在于:

a. 均压要求高。每个 IGBT 的制造工艺不可能完全一致,使得各个器件中一些关键参数如载流子的浓度、寿命、寄生电容大小不同,各个器件的开通速度存在差异。这些差异会造成串联的器件之间存在电压分配不均衡的现象,严重时会导致 IGBT 因过压而损坏^[5]。

b. 驱动信号的同步性要求高。信号不同步会导致开通较快和关断较慢的器件上瞬间过电压,严重时可导致 IGBT 过压击穿损坏。

c. 浪涌过电压。由于电路中分布电感的存在,加之 IGBT 开关速度较快,当 IGBT 关断瞬间与之并接的反向恢复二极管逆向恢复时,就会产生很大的浪涌电压,有击穿 IGBT 的风险。

解决这 3 个问题的要点在于同步驱动和过压保护,可以通过在每级 IGBT 集电极和发射极两端并联大电阻的方法实现静态均压。动态均压的研究分为两个方向:一是在 IGBT 的 CE 端并联缓冲电路,如 RCD 缓冲电路^[6-7];二是对驱动信号进行跟踪控制,如栅极信号延迟法^[8]、耦合变压器同步法^[9]等。栅极信号延迟法需要在驱动电路中加入电压比较电路,增加了设计难度;耦合变压器同步法是将各级驱动用变压器耦合,保证驱动电流不发生变化。耦合变压器体积过大会对驱动电路的紧凑性造成影响,而且这种方法也没有解决各级串联 IGBT 由于自身参数而导致的开通或关断存在延迟的问题。无源缓冲电路可以解决这两个问题,因为缓冲电路是一种被动的保护方法,它的作用就是在 IGBT 的 CE 端出现过压时来吸收过电压。

如图 2 所示为 RCD 缓冲电路, R_d 是静态均压电阻。 R_s , C_s , D_s 组成缓冲电路, C_s 吸收 IGBT 集电极和发射极之间的过电压,并在 IGBT 导通时通过 R_s 释放吸收的电荷。从静态均压的效果来看, R_d 的阻值越小均压效果越好,但是消耗的功率也就越大。在实际应用中, R_d 的选取需要进行综合考虑,可参考经验式(1):

$$R_d = \frac{nU_{\max} - U_{DC}}{(n-1)I_S} \quad (1)$$

式中: $U_{\max}$ 是单管 IGBT 工作的最大电压; U_{DC} 是图 1 中 HVDC 的充电电压; I_S 为 IGBT 关断情况下的漏电流; V_{CE} 为 IGBT 集电极发射极电压; n 为串联 IGBT 个数。 $U_{\max} = kV_{CE}$ ($0 < k < 1$), k 为 IGBT 的工作裕量(通常取 0.8); I_S 与 V_{CE} 可参考所用 IGBT 的数据表。

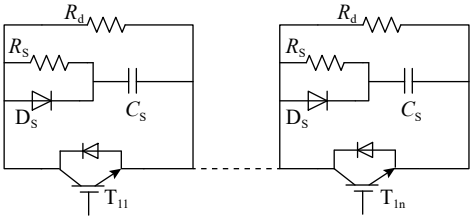


图2 RCD缓冲电路
Fig.2 RCD snubber circuit

缓冲电路中，电容 C_S 的值根据式(2)计算得到：

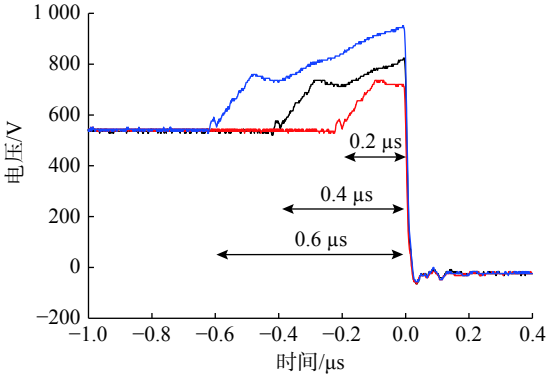
$$C_S \geq \frac{I_L \Delta t_d}{\Delta U} \quad (2)$$

式中： I_L 为 IGBT 最大安全工作电流（参考数据表）； Δt_d 为 IGBT 导通或关断的延迟时间； $\Delta U = (1-k) \cdot V_{CE}$ 。吸收电阻 R_S 要在 IGBT 导通的时间内将电容 C_S 的电荷释放， R_S 的取值可参考式(3)。

$$\tau \geq 3R_S C_S \quad (3)$$

式中， τ 为 IGBT 一个频率周期内的导通时间。

通过图3的测试电路，可以更清楚地说明 RCD 缓冲电路的工作过程。如图3所示， R_1 为测试电路的负载。为了减小电阻电感的影响，电阻两端并联快恢复二极管 D_1 。为保护测试 IGBT 不被损坏，将两个串联 IGBT 的工作裕量 k 设置为 0.5。根据 IGBT 数据表信息，它们的最大工作电压为 600 V。 R_d 、 R_S 、 C_S 的值可由式(1)~(3)算出。



(a) 无 RCD 缓冲电路保护

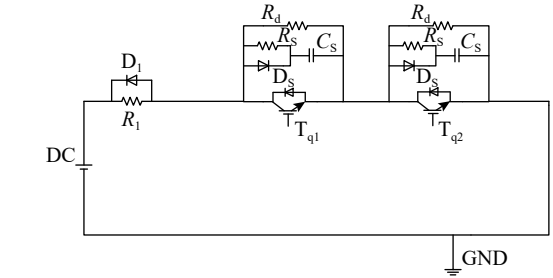
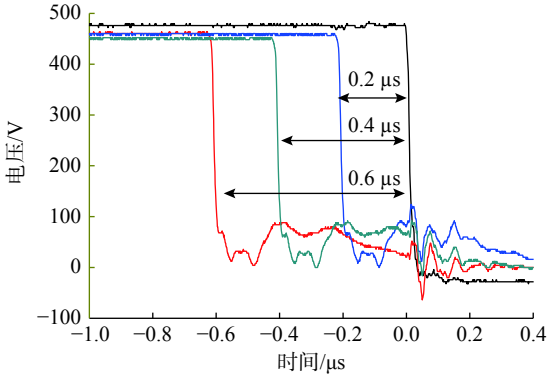


图3 RCD测试电路
Fig.3 RCD test circuit

测试过程是将 T_{q1} 和 T_{q2} 作对比，保持 T_{q1} 的驱动信号不变，将 T_{q2} 的驱动信号进行延时，人为地造成 T_{q2} 承受过压的情况。根据以往经验，IGBT 在承受过压不超过 $0.3 \mu s$ 持续时间的情况下是安全的，所以 T_{q2} 的延迟时间被设定为 $0.2, 0.4, 0.6 \mu s$ ，实验结果如图4所示。图4(a)是在没有 RCD 缓冲电路的保护下， T_{q2} 的 CE 两端电压波形图。从图中可以看出，随着延迟时间的增加， T_{q2} 所承受的过压是逐渐增加的，而且都超过了设定的阈值电压。图4(b)是在 RCD 缓冲电路保护下， T_{q2} 的 CE 两端电压波形图。从图中可以看出，随着延迟时间的增加，CE 两端电压无过压情况产生，而且幅值保持在阈值电压以下。从测试的结果可以看出 RCD 缓冲电路对过压的抑制作用。



(b) 有 RCD 缓冲电路保护

图4 T_{q2} 的 CE 两端电压波形图

Fig.4 Waveform of voltage at two ends of IGBT T_{q2}

从图4还可以反映出延迟时间越长，RCD 电路中电容吸收的电荷就越多，电源的效率受到影响。RCD 缓冲电路是一种被动的保护方式，只有在驱动信号不同步时才会工作。所以驱动电路的设计首先考虑的因素就是信号的同步性。

2 驱动电路

串联 IGBT 由于导通的 IGBT 存在管压降，所以各个串联 IGBT 的发射极电位不同，必须采取同步隔离的驱动方式。常见的隔离驱动方式有 3 种：光耦隔离驱动、变压器隔离驱动、光纤隔离驱

动。光耦的隔离电压仅有几千伏, 对于高压脉冲电源来说是远远不够的。而且光耦驱动芯片和光纤驱动还需要隔离供电, 不适合应用在串联 IGBT 的驱动中^[10]。光纤隔离驱动响应速度快, 隔离电压高, 但价格昂贵, 考虑到成本和实用性, 串心磁环同步磁隔离驱动是最佳方案。

2.1 串心磁环隔离驱动电路

串心磁环隔离驱动, 首先要考虑磁芯的选择问题。为了减少匝数, 通常会选择高渗透性的材料。高磁通量摆幅的材料可以有利于减少磁芯截面和匝数, 节省空间。具有较小矫顽力的磁芯可以降低一般工作状态的功率, 考虑到电源的工作频率通常大于 1 kHz, 所以磁芯应该是具有良好高频特性的软磁材料。如硅钢在静态特性下具有较高的磁通摆动量, 但工作频率不超过 400 Hz, 否则其磁通摆动量可能会突然下降^[11]。本设计选用一种纳米晶磁芯来作为隔离变压器磁芯, 其优点是有较高的磁通量摆幅、较低的矫顽力和剩磁^[12]。

串心磁环隔离驱动电路如图 5 所示。它由多个共原边的变压器来隔离驱动多个开关管。串联的公共原边保证了多路信号的同步性, 原边的驱动信号电压将平均分给各个磁环副边驱动各级 IGBT。驱动电路正常工作时原边驱动信号的幅值为各级 IGBT 驱动电压之和乘以变压器变比。假设驱动电压为 15 V, 原副边匝数比为 1 : 4, 十级 IGBT 串联, 那么原边开通信号电压幅值为 37.5 V。为了提供原边的驱动信号, 这里采用如图 6 所示的半桥电路来提供开通和关断信号。

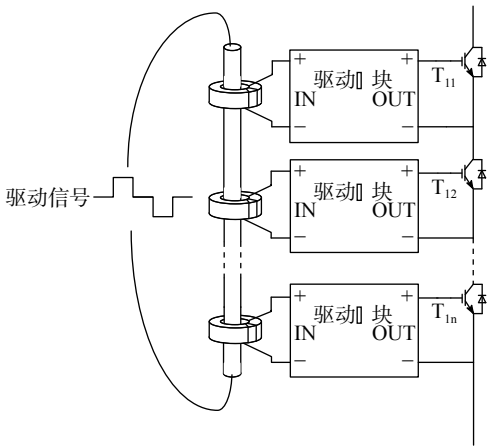


图 5 共原边变压器隔离驱动

Fig.5 Isolated driving circuit based on the same primary

工作原理是, 直流电源持续给电容充电, 充电电压根据 IGBT 串联的级数适当调节。当开关

管 S_1 导通时, 电容 C_1 对原边放电产生开通信号; S_2 导通时, 电容 C_2 对原边放电产生关断信号。这种驱动方式把驱动功率都集中在串心磁环原边, 解决了传统驱动芯片隔离供电的问题。各级串联 IGBT 的驱动受同一原边控制, 解决了信号同步性的问题。应用这种隔离变压器驱动需要避免磁芯饱和和限制传输信号的脉宽。参考伏秒积公式:

$$\int_0^{T_w} V dt = \int N d\phi = \int_0^{B_0} N A_w dB = V_0 T_w = N A_w B_0 \tag{4}$$

式中: V_0 为脉冲幅值; T_w 为脉宽; N 为变压器匝数; B_0 为临界磁通量, 根据剩磁 B_r 来确定; A_w 为磁芯横截面积。

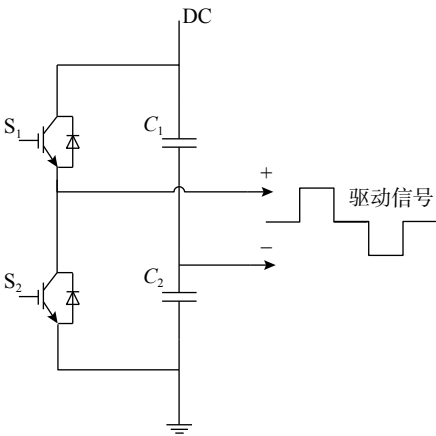


图 6 半桥电路
Fig.6 Half-bridge circuit

由于磁芯尺寸的选择要充分考虑驱动电路所占空间, 磁芯横截面积 A_w 和变压器匝数 N 的值受到限制。如果串心磁环副边输出直接驱动 IGBT, 导通脉宽 T_w 将受到磁芯饱和的影响。为了获取更大输出脉宽, 利用开关管门极电容电荷自维持原理可大大提高开关管的导通脉宽。

如图 5 所示, 磁环副边驱动模块可以实现开关管门极自维持功能^[12], 具体工作原理是: 当正向开通信号由变压器副边接入驱动模块, 驱动模块将直接输出变压器端的开通信号驱动 IGBT 导通; 当信号进入死区, 驱动模块相当于断路, IGBT 的栅极电容失去放电回路, 其电压自动维持, 使得 IGBT 持续导通; 直到反向关断信号由变压器副边接入驱动模块, IGBT 栅极电容被反向充电到负压, IGBT 被关断。当关断信号结束后, 栅极电容电压依然维持负压, 保证 IGBT 可靠关断^[13]。

这种驱动电路可以有效解决磁芯饱和和对脉宽的限制问题。图 7 为实际电路中变压器副边的开

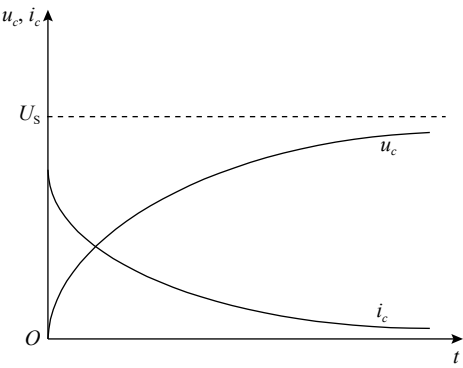


图 9 电容充电电压 u_c 和充电电流 i_c

Fig. 9 Charging voltage u_c and current i_c of the capacitor

门极提供驱动电压, 延时结束, 截尾管导通工作。在实际应用中, 延迟时间的调节范围与图 2 所示的直流电源模块有很大关系, 如果直流电源模块提供的电流过小, 电容 C_1 就会一直保持在充电状态, Q_1 会在整个信号周期内一直处于导通

状态, 延时时间将不可调整, 始终为图 6 半桥电路输出的下半桥臂信号脉宽。同理, 如果直流模块电源提供的电流过大, 延迟时间的可调范围将大幅度缩小, 严重时可能造成直通短路的情况发生。

综上所述, 时间常数 τ 为实际驱动延迟时间的大小提供了理论参考值, 实际应用还要结合仿真和实验共同验证。如图 10(a) 是延时驱动的 PSpice 仿真结果; 图 10(b) 是延时驱动的实测结果。从图中可看出仿真和实测条件下的延迟时间大致相等, 约为 $2\ \mu\text{s}$, 但是它们的电路参数有所不同, 实测电路的参数是在仿真的基础上增大了电容 C_1 的值。在相同参数下, 实测电路延时时间相较于仿真来说偏小, 由此可看出所选择的直流电源模块输出电流偏大, 因此采用增大电容 C_1 的方法来增加延迟时间。最终延时驱动电路的参数为: $L_1=330\ \mu\text{H}$, $R_1=1\ \text{k}\Omega$, $C_1=10\ \text{nF}$, $R_2=2\ \text{k}\Omega$ 。

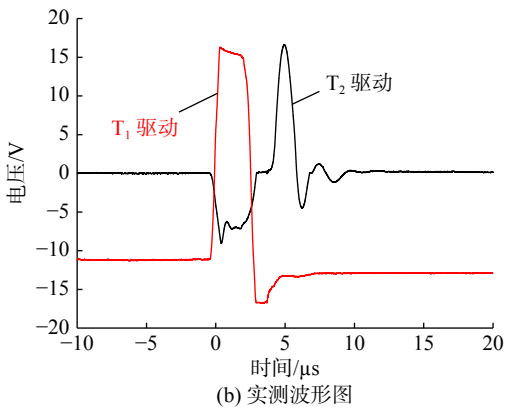
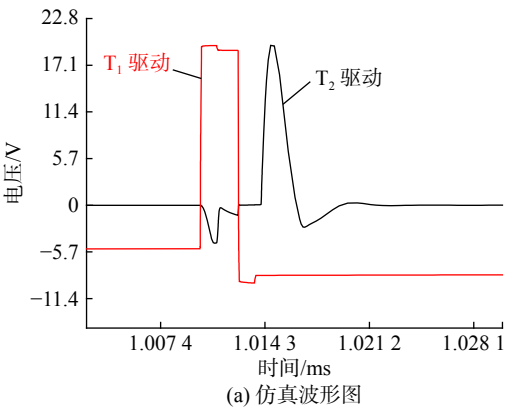


图 10 延时电路
Fig.10 Delay circuit

3 实验结果及分析

为了验证上述设计方案, 进行了输出参数为

10 kV、重复频率为 1 kHz 的高压脉冲输出实验, 如图 11 ~ 12 所示。充电电压 11 kV, 存储电容 C_1 为 4 nF, 负载为电阻性负载, 电阻为 $20\ \text{k}\Omega$ 。

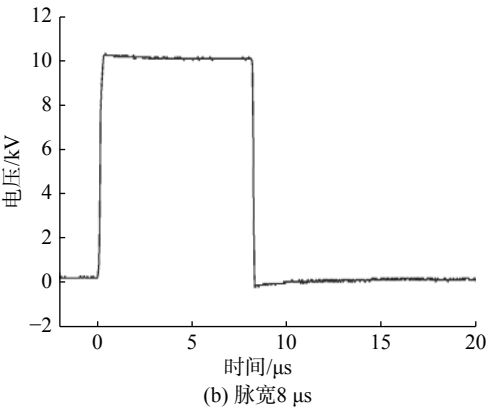
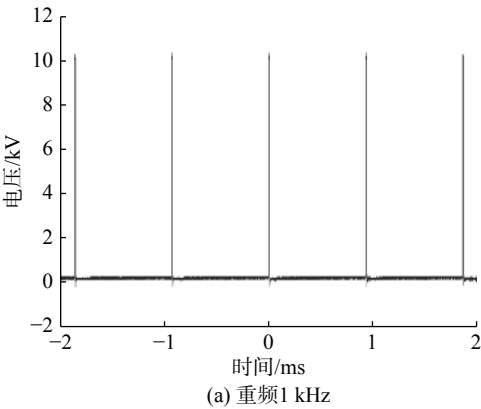


图 11 高压方波脉冲输出波形
Fig.11 Waveforms of high voltage square wave pulses

从图 11(a), (b)中可以看出, 输出的高压脉冲在重频下是稳定的。高压脉冲脉宽为 8 μs , 示波器测量的输出脉冲上升沿为 157 ns, 下降沿为 78 ns。为了验证截尾的效果, 进行了无截尾 10 kV 脉冲输出的对比实验。

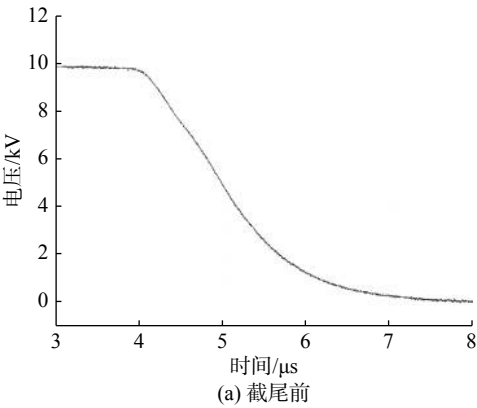


图 12(a), (b)显示了加入截尾开关 T_2 前后的输出脉冲下降沿的对比, 无截尾的脉冲下降沿持续时间为 3.5 μs , 远大于截尾后的脉冲下降沿, 这也从侧面验证了延时驱动电路的可行性。

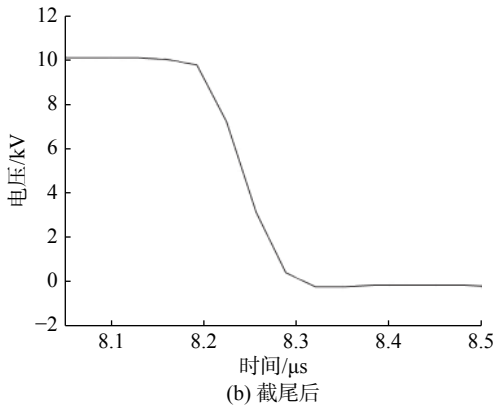


图 12 截尾前后脉冲源输出波形
Fig.12 Waveforms of pulses before and after truncation

4 结 论

这种采用串联 IGBT 实现高压方波输出的方法, 通过串心磁环隔离驱动来实现串联 IGBT 的同步驱动, 同时解决了脉宽受磁芯饱和限制的问题。在串心磁环隔离驱动的基础上, 设计了一种延时驱动电路, 将放电管的关断信号经延时处理后驱动截尾管工作实现方波输出, 省去了截尾管的一路驱动信号, 简化了驱动电路。采用 RCD 缓冲电路对串联 IGBT 进行过压保护, 并通过测试实验验证了 RCD 电路的效果。最后对高压脉冲方波源进行实验, 在阻性负载上获得脉冲幅值 10 kV、频率 1 kHz, 脉宽 8 μs 前后沿为百纳秒的方波脉冲。实验对比了截尾前后的波形, 验证了延时驱动电路的可行性。

参考文献:

[1] 王新新. 介质阻挡放电及其应用[J]. 高电压技术, 2009, 35(1): 1-11.
[2] 饶俊峰, 丁家林, 李孜, 等. 半浮栅晶体管 Marx 方波脉冲电源设计[J]. 强激光与粒子束, 2017, 29(10): 139-146.
[3] MERENSKY L M, KARDO-SYSOEV A F, FLEROV A N, et al. A low-jitter 1.8-kV 100-ps rise-time 50-kHz repetition-rate pulsed-power generator[J]. IEEE Transactions on Plasma Science, 2009, 37(9): 1855-1862.
[4] 李柳霞. 容性负载下全固态脉冲源的特性研究[D]. 上海: 复旦大学, 2013.
[5] 刘旭东. IGBT 直接串联均压技术的研究[D]. 北京: 北方工业大学, 2016.
[6] CHEN X T, YU L, JIANG T T, et al. A high-voltage solid-

state switch based on series connection of IGBTs for PEF applications[J]. IEEE Transactions on Plasma Science, 2017, 45(8): 2328-2334.
[7] 顾军, 张兴. 用于 IGBT 串联的 RCD 均压电路参数选择[J]. 高电压技术, 2014, 40(11): 3563-3568.
[8] GERSTER C. Fast high-power/high-voltage switch using series-connected IGBTs with active gate-controlled voltage-balancing[C]//Proceedings of 1994 IEEE Applied Power Electronics Conference and Exposition. Orlando: IEEE, 1994, 1: 469-472.
[9] SASAGAWA K, ABE Y, MATSUSE K. Voltage-balancing method for IGBTs connected in series[C]//Proceedings of Conference Record of the 2002 IEEE Industry Applications Conference. 37th IAS Annual Meeting. Pittsburgh: IEEE, 2002: 2597-2602.
[10] 罗彦. 基于 MOSFET 的高重复频率脉冲电源的研制[D]. 武汉: 华中科技大学, 2008.
[11] 饶俊峰. 基于固态开关的重复频率脉冲功率源的脉冲调制技术及其应用[D]. 上海: 复旦大学, 2013.
[12] ZHOU Z W, LI Z, RAO J F, et al. A high-performance drive circuit for all solid-state marx generator[J]. IEEE Transactions on Plasma Science, 2016, 44(11): 2779-2784.
[13] BARNES M J, WAIT G D, FIGLEY C B. A FET based frequency and duty factor agile 6 kV pulse generator [C]//Proceedings of the Twenty-First International Power Modulator Symposium, Conference. Costa Mesa: IEEE, 1994: 97-100.
[14] 邱关源. 电路[M]. 5 版. 北京: 高等教育出版社, 2006: 137-152.
[15] YU C H, JANG S R, KIM H S, et al. Gate driving circuit with active pull-down function for a solid-state pulsed power modulator[J]. IEEE Transactions on Power Electronics, 2018, 33(1): 240-247.